

Окончание. Начало в № 2 2014

# Использование JTAG-тестирования и программирования на производстве

**В предыдущей части статьи мы коснулись темы использования технологии периферийного сканирования непосредственно на производстве, при тестировании серийных изделий. Были рассмотрены варианты в виде автономной станции и решений, интегрированных в системы функционального контроля изделий. В продолжение статьи мы расскажем об интеграции периферийного сканирования во внутрисхемные тестеры и установки с летающими щупами, а также о расширенных опциях программно-аппаратных средств периферийного сканирования, полезных для производственных нужд.**

Алексей Иванов

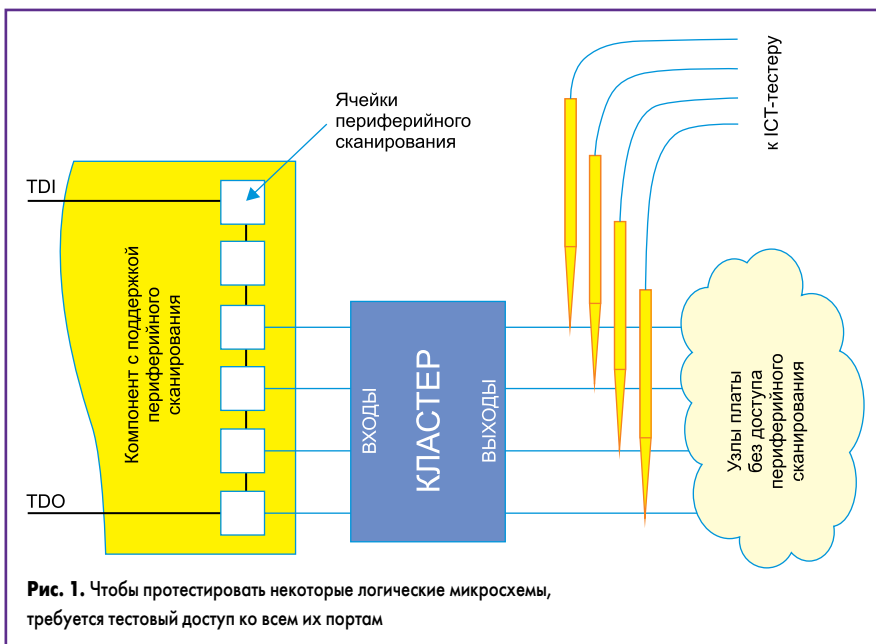
## Интеграция периферийного сканирования во внутрисхемный тест (ICT и Flying Probe)

Под внутрисхемным тестом понимается вид структурного исследования собранных печатных плат с применением физического контакта тестовых пробников с проводниками платы. Это общий принцип. Далее внутрисхемный тест подразделяется на два вида: адаптерные системы со стационарным полем пробников (адаптером) и системы с «летающими» пробниками. Хотя это и не совсем корректно, исторически так сложилось, что именно тестеры с адаптером называются аббревиатурой ICT, хотя «ICT» расшифровывается как «In-Circuit Test», то есть «внутрисхемный тест», к которому можно отнести и системы с «летающими» пробниками. Мы не станем отходить от данной традиции и будем имено-

вать адаптерные системы ICT-тестерами, а установки с «летающими» пробниками — «Flying Probe».

Принципиальная разница внутрисхемного теста и периферийного сканирования заключается в том, что первый требует контакта измерительного пробника с проводниками изделия (выводами компонентов, площадками, проводниками и т. д.), а второе представляет собой метод, использующий встроенную JTAG-логику установленных на плату микросхем. Таким образом, периферийное сканирование не нуждается в контакте пробников с платой. Необходимо только JTAG-интерфейс, состоящий максимум из пяти сигналов и чаще всего выведенный на внешний разъем платы. В современных цифровых изделиях данное свойство очень востребовано, так как при наличии процессоров, ПЛИС, памяти и прочих сложных ИМС доступ посредством электрического контакта ко всем цепям невозможен. Эти цепи спрятаны в слоях платы, под корпусами BGA и другими компонентами. Вот почему на сегодня технология периферийного сканирования очень востребована. А некоторые цепи, даже если они лежат на поверхности, просто не допускают организации контактных площадок: например, шины динамической памяти, где любое изменение топологии грозит нарушением высокочастотных характеристик работы ОЗУ. Предположим, что SDRAM даже имеет корпус типа TSOP и к выводам можно осуществить контактирование с помощью «летающего» пробника, не организуя контактных площадок. Но если процессор или ПЛИС, к которому подключена память, имеет корпус BGA, то как в таком случае протестировать целостность проводников от ножки процессора/ПЛИС до SDRAM? Внутрисхемный тест здесь позволит лишь проконтролировать отсутствие КЗ. А если ИМС памяти имеет корпус BGA, то шансов у внутрисхемного теста нет. И здесь на помощь приходит периферийное сканирование.

В то же время случается так, что к некоторым участкам платы доступ периферийного сканирова-



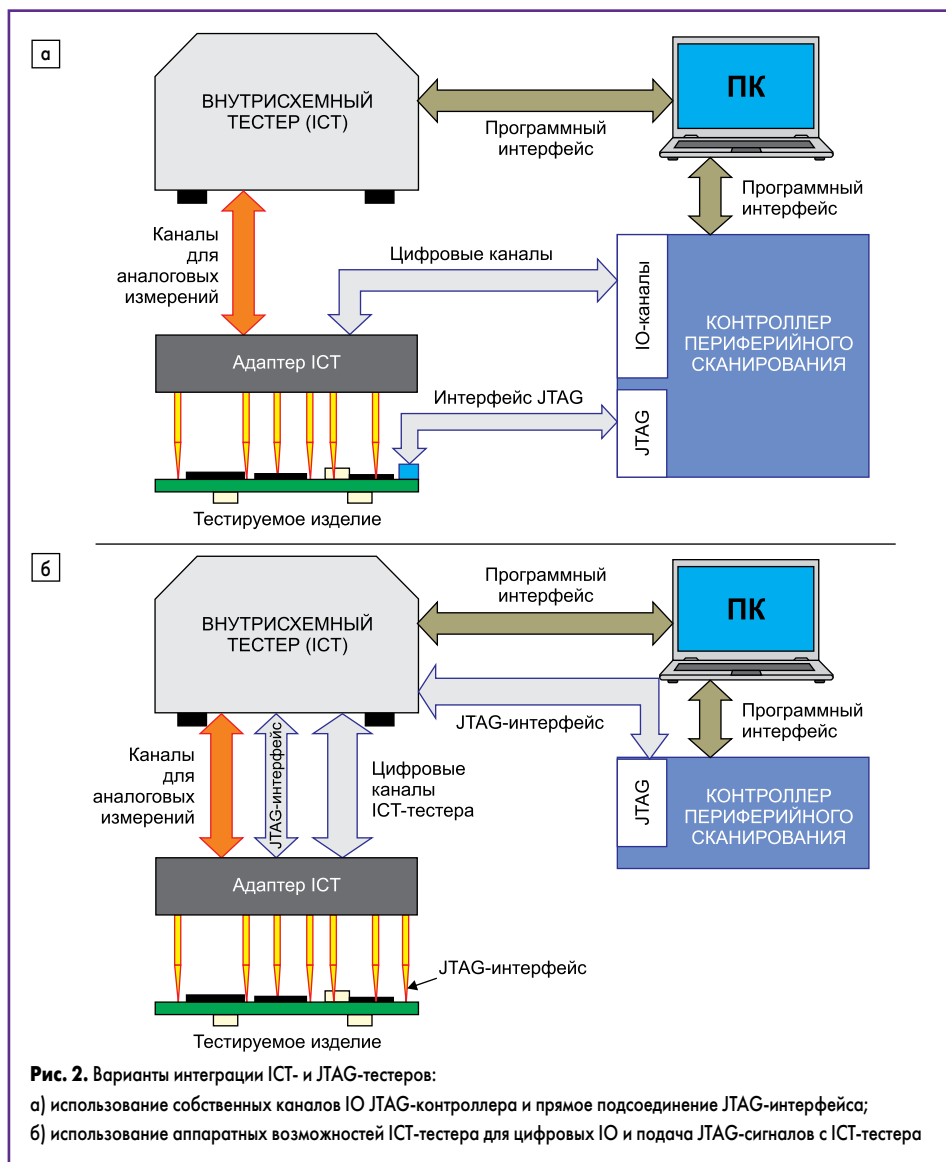
**Рис. 1.** Чтобы протестировать некоторые логические микросхемы, требуется тестовый доступ ко всем их портам

ния отсутствует (например, к аналоговым). И тогда поможет именно внутрисхемный тест. Бывает и так, что, скажем, к JTAG-компоненту подключена микросхема «кластера», а доступ регистра периферийного сканирования есть не ко всем выводам этого «кластера», что делает невозможным его тестирование (рис. 1). Предположим, имеется только доступ к входам логического элемента, а выходы подключены к узлам платы, где периферийное сканирование неприменимо, — иными словами, ответ кластера нечем принять. Если обеспечить к выходам кластера доступ пробников ICT-тестера или Flying Probe, то проблема тестирования решается. Узлами без доступа периферийного сканирования могут являться самые разные компоненты: дешевый китайский процессор, не соответствующий IEEE 1149.1, компонент, у которого JTAG-интерфейс не выведен на внешние цепи, аналоговое устройство и т. д.

Иногда не соблюдаются правила тестопригодной разработки, и память типа SDRAM, подключенная к JTAG-компоненту, имеет все связи с этим компонентом за исключением сигнала синхронизации. Предположим, такой сигнал приходит с неуправляемого, отдельно установленного на плату кварцевого генератора. Для того чтобы тестировать данную микросхему памяти при помощи JTAG, необходимо обеспечить доступ к цепи синхросигнала вывода любого компонента, поддерживающего периферийное сканирование. Или же для подачи недостающего сигнала использовать пробник внутрисхемного тестера, что, по сути, уже будет означать интеграцию двух методов тестирования.

Существует и масса других примеров, когда требуется одновременное применение внутрисхемного теста и периферийного сканирования, но мы не будем перегружать статью. Факт остается фактом: часто, особенно при серийном производстве (не говоря уж о крупносерийном), возникает потребность интегрированного решения. Щупы тестера могут использоваться для приема или генерации тестовых сигналов, а порой для подключения к JTAG-интерфейсу установленных на тестируемом изделии микросхем (в случае, когда отсутствует JTAG-разъем, есть только площадки). Отметим лишь, что задачи всегда возникают разные и одна не похожа на другую.

Как же реализовать подобную интеграцию? С механической точки зрения все ясно. Подпружиненные пробники в отдельности, адаптеры, установки с «летающими щупами» и просто роботизированные зонды — все это сейчас можно закупить. Интересна электрическая и программная части интеграции. Для того чтобы разобраться в механизмах, взглянем на рис. 2. К примеру, мы заставляем JTAG-микросхему выдавать цифровые тестовые сигналы со своих ножек с помощью периферийного сканирования, а физически принимаем данные сигналы с помощью пробников. При этом существует несколько вариантов, куда принятые с пробников сигналы пойдут дальше. Так, контроллер периферийного сканирования может иметь свои собственные



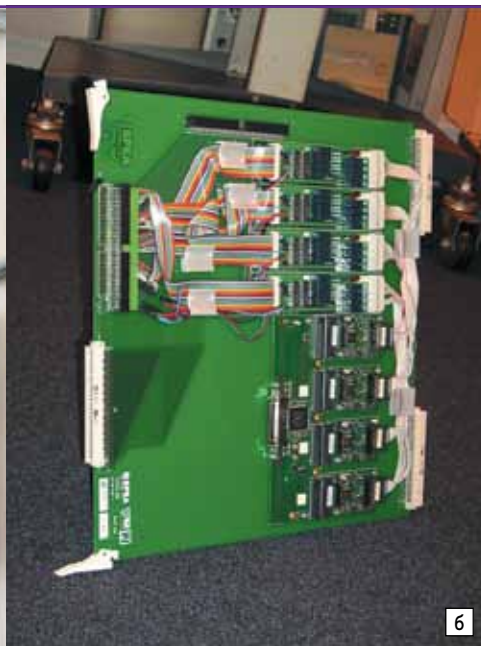
цифровые тестовые каналы, тогда сигналы с пробников могут быть направлены непосредственно на них. На рис. 2а показан вариант интеграции, при котором JTAG-интерфейс контроллера подключается напрямую (с помощью шлейфа) к тестируемому изделию, пробники для тестирования цифровых цепей подсоединены к IO-каналам того же самого контроллера. Тестер ICT электрически применяется только для тестирования аналоговых цепей (если таковые имеются), присутствующих на тестируемом изделии, причем используется один общий адаптер. Это электрически довольно простой способ интеграции, поскольку понадобится лишь проводная оснастка, подводящая сигналы контроллера периферийного сканирования к адаптеру.

На рис. 2б показан другой вариант, предполагающий отсутствие разъема JTAG на тестируемом изделии, а также отсутствие собственных каналов IO в контроллере периферийного сканирования. Поэтому JTAG-интерфейс контроллера подается непосредственно на иголки адаптера. Более того, на рисунке он проходит через ICT-тестер, хотя не исключен вариант прямой подачи. Однако следует помнить, что TAP-сигналы (JTAG-интерфейса) чувствительны к разного рода помехам и не слишком хорошо сохраняют целостность на длинных

линиях с большим количеством стыковок, вот почему производители оборудования для периферийного сканирования очень часто делают модификации контроллеров, которые можно аппаратно интегрировать в наиболее популярные ICT-тестеры, системы Flying Probe и роботизированные пробы. Возьмем, в частности, контроллер JT37x7/TSI. Он состоит из двух частей: самого контроллера и отдельного трансивера JTAG-сигналов QuadPod, расположенного уже на минимальном расстоянии к тестируемому изделию. Трансивер имеет четыре синхронных JTAG-порта. На рис. 3 показаны два варианта исполнения трансивера QuadPod: обычный настольный вариант и его модификация в виде инструментальной карты для установки ICT-теста SPEA 3030. Сигналы JTAG-интерфейса (4 канала) генерируются непосредственно с такой карты, установленной в тестер, и идут на тестируемую плату через пробники адаптера. Можно заметить, что в варианте, предназначенном для интеграции, значительно больше электронной начинки, чем могло бы поместиться в вариант «а». Дело в том, что в инструментальную карту на фотографии добавлены изоляторы TAP-портов для гальванической развязки тестера ICT и контроллера периферийного сканирования.


**Рис. 3.** Трансивер QuadPOD:

а) настольный вариант исполнения; б) в форм-факторе инструментальной карты для SPEA 3030



Вернемся к рис. 26. Можно заметить, что в построенной архитектуре не используются каналы I/O контроллера периферийного сканирования (который не обязательно их содержит). Для того чтобы снимать цифровые тестовые данные, используется начинка ICT-тестера. Это вносит определенные сложности. Если тест-инженер хочет, чтобы ИМС с поддержкой сканирования выставляли тестовые данные на цепи платы, а пробники ICT «принимали» их (или наоборот), то здесь уже потребуются синхронная работа обоих тестеров. А это делает необходимой еще и программную интеграцию. Ведь и то и другое должно работать синхронно. Для решения подобного рода задач производителями как средств периферийного сканирования, так и внутрисхемных тестеров предлагаются различные программно-аппаратные пакеты интеграции. Результатом, как правило, является запуск всех тестов (цифровых и аналоговых) из программной оболочки ICT-тестера или машины Flying Probe. Причем первоначальная разработка тестов периферийного сканирования ведется как обычно — в среде, предназначенной для этого, например в JTAG ProVision. При создании тестов учитывается и то, что для тех или иных сигналов будет применен внутрисхемный тестер, для этого нужно импортировать в ProVision некоторые дополнительные файлы, относящиеся к архитектуре задействованного тестера. Затем, по аналогии с интеграцией в функциональный тест (см. первую часть статьи в предыдущем номере), используются драйверы из программного пакета интеграции, позволяющие запускать тесты периферийного сканирования из ПО внутрисхемного тестера.

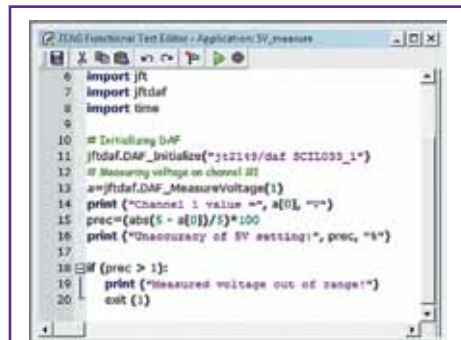
Архитектура тестовой системы, конечно же, не обязательно должна повторять варианты, представленные на рис. 2. Данные варианты показаны как примеры. В реальности все будет зависеть от изделия, типа тестеров, ос-

настки и других факторов. Порой бывает, что из всего оборудования нужны только JTAG-контроллер и игольчатый адаптер, так как необходимость интеграции вызвана лишь отсутствием доступа периферийного сканирования к определенным цифровым цепям. Если станция периферийного сканирования оснащена I/O-модулями, то сигналы от этих модулей можно подать напрямую на адаптер.

### Дополнительные возможности систем периферийного сканирования

Впрочем, даже потребность дополнить систему периферийного сканирования некоторыми аналоговыми измерениями не всегда будет предполагать включение в общую архитектуру внутрисхемного тестера. К примеру, у нас есть тестируемое изделие, подавляющая часть узлов которого цифровая. Но для законченного тестового решения необходимо измерить, скажем, напряжение в нескольких точках платы (будь то тестовые площадки или выводы разъемов). В этой связи не всегда удобно покупать дополнительный тестер ICT. Для решения данной проблемы в системы периферийного сканирования сейчас часто встраивают не только цифровые тестовые каналы, но и аналоговые. Примером может послужить опять-таки контроллер JT37x7 с трансивером QuadPod. Каждый из четырех JTAG-портов трансивера может быть отсоединен и заменен на аналоговый измерительный модуль JT2149/DAF, позволяющий тестировать напряжения до 32 В и частоты до 128 МГц.

Если аналоговые сигналы, которые нужно измерить/проконтролировать, выходят на внешние разъемы, то задача предельно проста: изготавливается кабельная оснастка, которая наряду с JTAG-интерфейсом подключается к тестируемому изделию. Если требуется протестировать напряжения и частоты на контактных точках, то каналы модуля


**Рис. 4.** Пример скрипта для измерения напряжения 5 В на тестируемой плате

JT2149/DAF можно подключить к плате с помощью игольчатого адаптера, как покупного, так и самодельного. Сегодня на рынке предлагаются подпружиненные пробники отдельно, в наборе с заготовкой адаптера или готовые адаптеры на заказ. На рис. 4 представлен рабочий скрипт в JTAG ProVision, проверяющий наличие напряжения 5 В на разъеме тестируемой платы с помощью модуля JT2149/DAF. Также скрипт проверяет, что напряжение укладывается в требуемый диапазон. В переменную «a» записывается значение напряжения на первом из двенадцати каналов измерительного модуля. В дальнейшей работе данный скрипт в виде цельного приложения включается в общую тестовую последовательность, а флаг exit (1) позволит получить статус «не прошел» в итоговом отчете по плате.

А вот если помимо тестирования цифровой части необходим более тщательный контроль аналоговой составляющей, например измерение номиналов конденсаторов и резисторов, проверка КЗ в аналоговых цепях и т. д., то следует все же рассмотреть интеграцию периферийного сканирования с полноценным внутрисхемным тестером. Контроллером периферийного сканирования в комплексе с игольчатым адаптером в таком случае уже не обойтись.

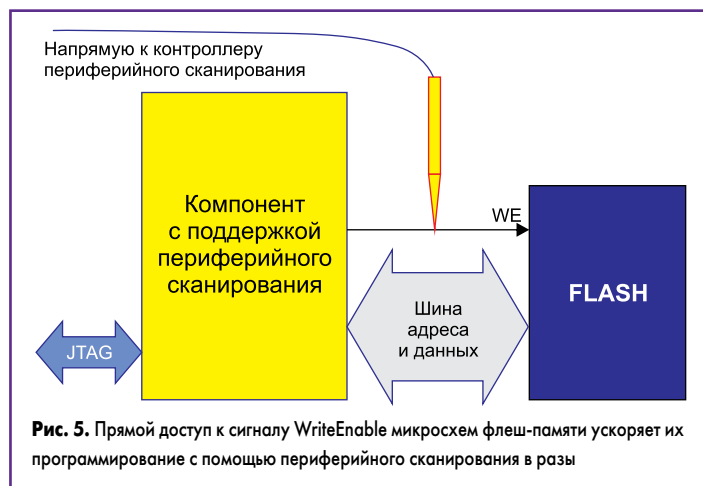
### Заключение

Справедливости ради следует еще раз отметить, что не нужно заниматься «интеграцией ради интеграции». Вполне жизнеспособно и решение в виде отдельной автономной системы периферийного сканирования и отдельного ICT-тестера или установки Flying Probe, в особенности в отечественной электронной отрасли, где чаще всего изделия являются штучными и сложными. Интегрированные решения в условиях небольших серий могут быть полезны в том случае, когда для обеспечения проверки жизненно важных узлов нужна, скажем, синхронная работа ICT и периферийного сканирования: когда JTAG-микросхема может выставлять на своих ножках тестовые векторы, а принять их нечем. Или когда тестирование какого-либо кластера требует дополнительных сигналов, которые по тем или иным причинам нельзя получить с выводов JTAG-компонентов, используя периферийное сканирование. Если более подробно изучить правила тестопригодной разработки, можно

также увидеть, что прямой (не через выходы JTAG-компонентов) доступ к некоторым сигналам микросхем флеш-памяти (рис. 5) в разы ускоряет скорость их программирования, что является важным фактором при любом производстве — мелко- или крупносерийном. Такой прямой доступ организуют с помощью игольчатых пробников ИСТ-адаптера или «летающего щупа». Конечно, можно и вывести требуемый сигнал на разъем, к которому подключается JTAG-контроллер, но это не всегда выполнимо, а у изделий бывает статус, не подлежащий изменениям.

Кроме того, интеграция внутрисхемных и JTAG-тестеров полезна при крупносерийном производстве. При больших сериях важную роль играет исключение человеческого фактора при проверках, время тестирования и программирования и количество выполняемых операций. Если требуется одновременно и внутрисхемный тест, и периферийное сканирование, то порой бывает выгодно совместить оба метода в одной установке, что позволит избежать перемещения тестируемых плат, использовать одну программную оболочку для запуска тестов и, как следствие, сократить количество операций.

Добавим также, что в статье речь в основном шла о внутрисхемных тестерах адаптерного типа. Но установки Flying Probe используют при



тестировании плат тот же принцип, просто щупы там — подвижные. Поэтому физически принцип интеграции в такие тестеры не отличается, разнятся только технические детали.